

(54) DEVICE FOR UTILIZING OPTICAL ELEMENT ARRAY

(11) 5-241526 (A)

(43) 21.9.1993 (19) JP

(21) Appl. No. 4-79091

(22) 29.2.1992

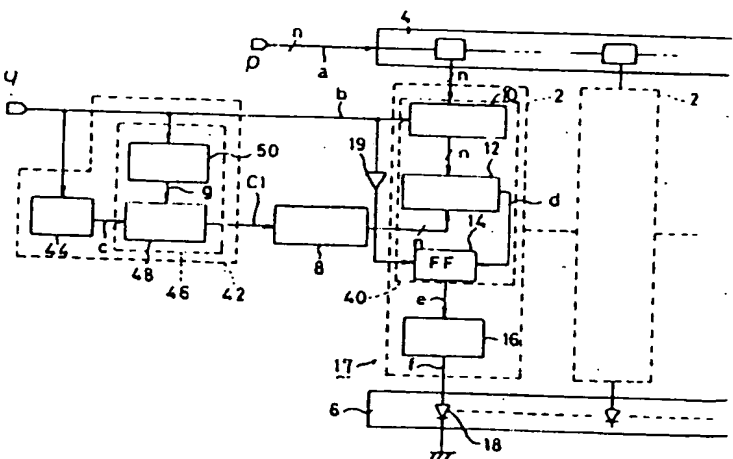
(71) VICTOR CO OF JAPAN LTD

(72) ICHIRO NEGISHI(1)

(51) Int. Cl.³ G09G3/02, B41J2/44, B41J2/45, B41J2/455, G02F1/03, G02F1/135, H01L33/00

PURPOSE: To change the frequency of a reference signal for determining the pulse width driving an optical element array.

CONSTITUTION: A frequency changing part 46 in a reference signal generating means 42 changes the frequency of the reference signal CI while, corresponding to the characteristic of a light utilizing means. A pulse width-determining means 40 determines the pulse width in accordance with an input signal (a) supplied via the reference signal changing the frequency and a signal shifting means 4. Then an output means 16 drives the optical element array 6 in accordance with the pulse width determined at this point and the light from the optical element array 6 is introduced to the light utilizing means.



8: counter, 10: latch circuit, 12: comparator, 16: driver,
44: oscillator, 48: frequency modulation circuit, 50: control
signal generating circuit, (p): data, (q): line clock

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 5-241526

(43) 公開日 平成 5 年 (1993) 9 月 21 日

(51) Int. Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G09G 3/02		8621-5G		
B41J 2/44				
2/45				
2/455				
G02F 1/03	504			

審査請求 未請求 請求項の数 1 (全 12 頁) 最終頁に続く

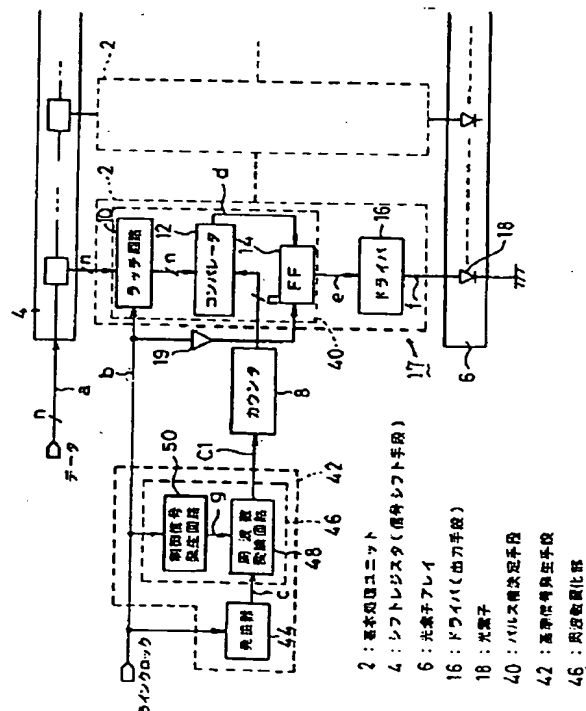
(21) 出願番号	特願平 4-79091	(71) 出願人	000004329 日本ビクター株式会社 神奈川県横浜市神奈川区守屋町 3 丁目 12 番地
(22) 出願日	平成 4 年 (1992) 2 月 29 日	(72) 発明者	根岸 一郎 神奈川県横浜市神奈川区守屋町 3 丁目 12 番地 日本ビクター株式会社内
		(72) 発明者	盆出 博幸 神奈川県横浜市神奈川区守屋町 3 丁目 12 番地 日本ビクター株式会社内
		(74) 代理人	弁理士 浅井 章弘

(54) 【発明の名称】 光素子アレイの利用装置

(57) 【要約】

【目的】 光素子アレイを駆動するパルス幅を決定するための基準信号の周波数を変化させる。

【構成】 基準信号発生手段 42 の周波数変化部 46 は、光利用手段 20 の特性に対応させて基準信号 C1 の周波数を変化させる。パルス幅決定手段 40 は、この周波数の変化する基準信号と信号シフト手段 4 を介して供給される入力信号 a に基づいてパルス幅を決定する。そして、ここで決定されたパルス幅に基づいて出力手段 16 は光素子アレイ 6 を駆動し、この光素子アレイ 6 からの光は光利用手段 20 へ導かれることになる。



【特許請求の範囲】

【請求項1】 複数の独立した光素子を有する光素子アレイの利用装置において、入力信号を時系列的に順次シフトする信号シフト手段と、基準信号を発生する基準信号発生手段と、前記信号シフト手段からの信号と前記基準信号とに基づいて、前記信号シフト手段内の前記各光素子に対する一水平走査期間分の入力信号の大きさに対応してパルス幅を決定するパルス幅決定手段と、前記パルス幅決定手段によって決定したパルスを前記各光素子に出力する出力手段と、前記光素子からの光を利用する光利用手段とを有する光素子アレイの利用装置において、前記基準信号発生手段は、前記光利用手段の特性に対応させて前記基準信号の周波数を変化させる周波数変化部を備えたことを特徴とする光素子アレイの利用装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、光素子アレイの利用装置に係り、特に、パルス幅を決定する基準信号を変化させた光素子アレイの利用装置に関する。

【0002】

【従来の技術】 一般に、パルス幅変調回路は、通信系の分野や電動機速度制御など電力制御系において、種々使用されている。ところで、多くの発光ダイオード（以下LEDと称す）を高密度に集積して文字や画像等を記録する装置としてLEDアレイの利用装置が実用化されている。各LEDは、1画素を形成するが、その特性は必ずしも均一ではなく、製造工程上の理由より±30%程度の光量のバラツキが生ずる。そのため、従来のLEDアレイの利用装置にあつては、特開平2-4547号公報にも開示されているように、各LEDごとの光量バラツキ補正データを記憶した補正ROMを設けておき、このROMから画信号の各画素に対応した補正データを読み出し、この補正データに基づいてチョップ発生回路にてチョップ信号を発生させてドライバを駆動させていた。そして、各LEDで発せられた光は、例えば多数の光-光変換素子よりなる光利用手段へ向けて出力されることになる。

【0003】

【発明が解決しようとする課題】 ところで、上記したような利用装置においては、LEDアレイを構成する個々のLEDに対してはチョップ発生回路が必要であるばかりか、このチョップ発生回路は、コンパレータやカウンタ、フリップフロップ等よりなる複雑な回路構成となり、消費電力も大きいという問題点があつた。そこで、本出願人は、上記問題点を解決するために、パルス幅変調手段を用いて構造が簡単で消費電力の少ないLEDアレイ駆動装置を先の出願（特願平2-336122号、特願平3-155266号）等にて開示した。この装置は、例えば特願平2-336122号を例にとると、図

9に示すように各光素子に対して1つの基本処理ユニット2を有しており、この前段にはデータ画信号を時系列的に順次シフトするシフトレジスタ4が設けられている。6は光素子アレイ、8は基準信号として入力されるクロックをカウントするカウンタである。この基本処理ユニット2は、ラッチ回路10、コンパレータ12、フリップフロップ14、上記アレイ6内の1つの光素子18を駆動するドライバ16により構成されている。図中ラインクロックは、1ライン分の画信号を取り込む期間、すなわち1ライン駆動期間毎に作動するラッチ用クロックである。図10は図9の各部における波形を示す。

【0004】 ここで、1画素当たりnビットの画信号データaは、シフトレジスタ4に順次印加され、この入力データはシフトレジスタ内を順次シフトされて、1ライン分のデータがシフトレジスタ4内に取り込まれた時点で、基本処理ユニット2内のラッチ回路10のラインクロックbにより上記画信号は保持される。そして、この保持信号は、次の1ライン後までコンパレータ12へ入力される。一方、基準信号としてのクロック信号cはカウンタ8にてカウントされ、その出力がコンパレータ12へ入力される。このコンパレータ12は、ラッチ回路10からの出力とカウンタ8からの出力を監視しており、両者が一致した時点で一致パルスdをフリップフロップ14へ送出する。このフリップフロップ14からの出力eは上記ラインクロックの立上がりと共に立上がり、一致パルスdの入力によって立下がる。ドライバ16の出力fは上記フリップフロップ14の出力eと全く同じ出力となるように構成されている。そして、光素子アレイ6から発せられた光は、回転鏡車等を介した後、光-光変換素子等の光利用手段へ入力されることになる。

【0005】 この場合、上記光利用手段である光-光変換素子は所定の光-光変換特性を有していることから、これに対応して階調特性等を制御するためには入力信号である画信号データaに予め色彩に関するγ補正等の前処理を施しておかねばならず、このためにデータ数が特に多い場合には前処理回路が大型化し、消費電力が増大するのみならず信号の演算による誤差も増加するという問題点があつた。また、光-光変換素子に書込む場合の偏向方向のシェーディングを補正する場合にも、複雑な前処理回路を必要とし、上記したと同様な問題点があつた。本発明は、以上のような問題点に着目し、これを有効に解決すべく創案されたものである。本発明の目的は、各光素子アレイを駆動するパルス幅を決定する基準信号を変化させるようにした光素子アレイの利用装置を提供することにある。

【0006】

【課題を解決するための手段】 本発明は、上記問題点を解決するために、複数の独立した光素子を有する光素子

アレイの利用装置において、入力信号を時系列的に順次シフトする信号シフト手段と、基準信号を発生する基準信号発生手段と、前記信号シフト手段からの信号と前記基準信号とに基づいて、前記信号シフト手段内の前記各光素子に対する一水平走査期間分の入力信号の大きさに対応してパルス幅を決定するパルス幅決定手段と、前記パルス幅決定手段によって決定したパルスを前記各光素子に出力する出力手段と、前記光素子からの光を利用する光利用手段とを有する光素子アレイの利用装置において、前記基準信号発生手段は、前記光利用手段の特性に対応させて前記基準信号の周波数を変化させる周波数変化部を備えるようにしたものである。

【0007】

【作用】本発明は、上述のように構成したので基準信号発生手段の周波数発生部は、上記光利用手段の特性に対応させて基準信号の周波数を変化させる。そして、パルス幅決定手段は、この周波数の変化する基準信号と信号シフト手段からの入力信号に基づいてパルス幅を決定する。ここで決定されたパルス幅に基づいて出力手段は光素子アレイを駆動し、発せられた光は光利用手段へ導かれることになる。そして、上記基準信号の周波数は、上記光利用手段の特性に対応させて予め変化されているので、例えば良好な階調が得られる。

【0008】

【実施例】以下に、本発明に係る光素子アレイの利用装置の一実施例を添付図面に基いて詳述する。図1は本発明に係る光素子アレイの利用装置の一実施例の要部を示す構成図、図2は光利用手段の全体を示す構成図、図3は光-光変換素子の構成を示す平面図である。尚、図9に示す装置と同一部分については同一符号を付す。まず、この光素子アレイの利用装置は、入力信号としての画信号のデータaを時系列的に入力して順次シフトするための信号シフト手段、すなわちシフトレジスタ4を有しており、このシフトレジスタ4には複数の基本処理ユニット2が接続され、全体として駆動信号発生回路17が構成される。そして、上記シフトレジスタ4に対応させて整列させた複数の光素子18よりなる光素子アレイ6が設けられており、各基本処理ユニット2はそれぞれ1つの光素子18に対応してこの動作を制御する。

【0009】図2に示すように駆動信号発生回路17からの駆動信号fにより駆動される光素子アレイ6からの光は、光利用手段20に向けて出力される。この光利用手段20は、光-光変換素子22と、上記光素子アレイ6からの光を上記変換素子22に向けて集光する集光レンズ24と、上記光-光変換素子22に向かう光を上記光素子18の整列方向に直交する方向に偏向するためのポリゴンミラーのような回転鏡車26とにより主に構成されている。この光-光変換素子22は、図3に示すように書込み側透明電極28と光導電層部材30と誘電体ミラー32と光変調材層部材34と読出し側透明電極3

6とを順次積層して構成されている。各透明電極26、36は、透明導電物質の薄膜で構成されており、また、光導電層部材30は、使用される光の波長域において光導電性を示す物質を用いて構成され、更に誘導体ミラー32は所定の波長帯の光を反射させ得るように多層膜として構成された周知形態のものが使用できる。

【0010】更に、光変調材層部材34はこれに印加されている電界強度に応じて光の状態（光の偏光状態、光の旋光状態、光の散乱状態）を変化させる光変調材（例えばネマテック液晶、ニオブ酸リチウム、BSO、PLZT、高分子-液晶複合膜等）を用いて構成される。上記2つの透明電極26、36間には所定の電圧を印加するための電源38が接続されている。この電源38は図中では交流電源として示されているが、光変調材層部材34の構成物質に応じて直流電源となされたり、交流電源となされたりする。また、図中WLは光導電層部材30に集光される書込み光を示し、この書込み光WLは表示の対象にされている情報によって強度変調されており、また、RLは光変調材層部材34に集光される読出し光を示す。

【0011】一方、図1に戻って入力信号であるデータaは上記シフトレジスタ4へ接続されており、このシフトレジスタ4は光素子の数と入力信号のビット数nを乗じた分、例えば1ライン駆動分のデータを取り込める容量を有する。このレジスタ4に接続される各基本処理ユニット2は、それぞれレジスタ内のデータをnビットずつ処理するユニットであり、上記シフトレジスタ内の光素子に対する一水平走査期間分の入力信号の大きさに対応してパルス幅を決定するパルス幅決定手段40と、ここで決定したパルス幅を対応する光素子へ向けて出力する出力手段、すなわちドライバ16とにより主に構成されている。

【0012】具体的には、各パルス幅決定手段40は、上記シフトレジスタ4内のデータをnビット取り込んでラインクロックbによってラッチするラッチ回路10を有し、このラッチ回路10の出力は本発明の特長とする前段の基準信号発生手段42から送られてくる基準信号C1をカウントするカウンタ8からの出力とコンパレータ12にて比較するように構成されており、比較の結果、これらの出力値が一致した場合には一致パルスdを後段のフリップフロップ（FF）14へ出力するようになされている。そして、上記フリップフロップ14へは、上記ラインクロックbが遅延回路19を介して入力されており、この入力と同時に上記フリップフロップ14からの出力を立上げ、上記一致パルスdの入力にตอบสนองして出力信号eを立下げないように構成している。そして、上記各フリップフロップ14にはそれぞれ1つの光素子18を駆動するドライバ16が接続されており、上記フリップフロップ14からの出力信号eと同じパターンの駆動信号fを出力し得るように構成されている。

【0013】従って、上記パルス幅決定手段40は、各素子18に対する一水平走査期間分の入力信号を取り込んで一水平走査期間の開始とほぼ同時にパルスの発生を開始し、そして、上記2つの入力信号が一致した時にこのパルスを停止し、次の一水平走査期間に出力するパルス幅を決定することになる。そして、本発明の特長とする上記基準信号発生手段42は、ラインクロックbの入力を受けて一定の安定した周波数のクロック信号Cを発生する発振器44と、これより出力されたクロック信号Cの周波数を変化させる周波数変化部46とを有している。

【0014】上記周波数変化部46は、上記発振器44からのクロック信号Cを入力してこの周波数を変化させるために、例えば電圧制御発振器(VCO)等を有する位相同時ループ等よりなる周波数変調回路48を有している。この周波数変調回路48は、ラインクロックbに同期して図4(G)に示すような制御信号gを発生する制御信号発生回路50へ接続されており、この制御信号gを受けて上記周波数変調回路48は図4(C)に示す基準信号C1のように一水平走査期間内においてその周波数を変化し得るように構成されている。具体的には、上記制御信号発生回路50は、前記光-光変換素子22における例えば入力光強度と光変調度との関係を示す非線形特性が予めテーブル化して記憶されたROM等を有しており、この記憶値に基づいて一水平走査期間内においてその値が変化する制御信号gを出力するように構成されている。そして、この時の制御信号gの基準値を中心とする変化は、光素子アレイ6の発光強度の特性を上記光変調度の特性に対応させて補正するように変化させることになり、その階調特性が非線形となる。

【0015】次に、以上のように構成された本実施例の動作について図4及び図5を参照しつつ説明する。図4は図1に示す装置の各部の波形を示す波形図、図5は光-光変換素子の特性曲線及び光素子アレイの特性曲線を示す図である。まず、入力信号としてのデータaはシリアルに入力する1画素当たりnビットの画信号であり、同様に発振器44から出力されるクロック信号Cはラインクロックbに同期した信号であり、更に、ラインクロックbは1ライン分の画信号を取り込む期間、すなわち1ライン駆動期間毎に作動するラッチ用クロックである。このラインクロックbは、データaの1ライン駆動期間の終了を検出して立下がり、次のデータの1ライン駆動期間開始の時、立上がるように構成され、論理回路ICにより容易に実現できる。本実施例におけるデータaは、従来行われていた色彩に関する γ 補正等が何ら施されていない信号である。

【0016】このように、シフトレジスタ4へ取り込まれたデータは、nビットずつ各ラッチ2により保持され、次の1ライン入力までに各コンパレータ12へ入力される。一方、基準信号発生手段42の発振器44から

の一定周波数のクロック信号Cは周波数変化部46の周波数変調回路48へ入力され、この変調回路48においては、制御信号発生回路50から入力される制御信号gに基づいて一水平走査期間内においてその周波数が変化した基準信号C1を発生する。すなわち、この制御信号gの振幅は制御信号発生回路50に内蔵された例えばROMに記憶された光-光変換素子の光変調度の特性に基づいてこれを補正するように変化され、これにより上述のように基準信号gが一水平走査期間(1ライン駆動期間)内において変化する。尚、上記基準信号gの変化は、これに続く次の一水平走査期間においても同様に変化する。このようにして周波数が途中で変化した基準信号C1は、カウンタ8によりカウントされ、その出力は共通に全てのコンパレータ12へ入力される。このコンパレータ12は、ラッチ回路10からの出力と上記カウンタ8からの出力を比較して監視しており、両者が一致した時点で一致パルスdをフリップフロップ14へ向けて送出する。

【0017】この一致パルスdの入力に対応してフリップフロップ14は、上記ラインクロックbの立上がりに応答して今までハイ状態であったドライバ16の出力信号である駆動信号fを立下げる。すなわち、ラインクロックbは遅延回路19により所望時間遅延された後にフリップフロップ14へ入力されて、フリップフロップ14は、出力信号e、駆動信号fに示すようにラインクロックbによって立上がり各コンパレータ12の一致パルスdの立上がりを検出して立下がるパルスを出力する。そして、フリップフロップ14の出力信号eは、同じタイミングでドライバ16より駆動信号fとして出力され、光素子18を発光させる。

【0018】この光素子アレイ6から発せられた光は、集光レンズ24、回転鏡車26を介して光-光変換素子22へ書込み光WLとして入力され、光導電層部材30と誘電体ミラー32との境界に照射光量に対応した電荷像が形成される。そして、光変調材層部材34には上記電荷像による電界が印加され、この状態で読出し光RLを入射させると、その光は、上記印加されている電界強度に応じて光の散乱状態を変化されたり或いは偏光または複屈折の状態を変化させることになる。このように、基準信号C1をその一水平走査期間内において周波数を変化させることにより、一水平走査期間内におけるパルス幅のきざみを変えて非線形なものとして階調特性を非線形とする。

【0019】例えば図5(A)は光-光変換素子22の入力光強度に対する光変調度を示す特性曲線であり、図5(B)は光素子アレイ6の入力信号に対する発光強度を示す特性曲線である。この図5(A)に示す特性曲線は曲率の小さなS字状を示している。このような場合には、図5(B)に示すように光素子アレイの特性曲線が曲率の小さな逆S字状を示すように基準信号C1のパル

ス幅のきざみを非線形なものとして階調特性を非線形とする。これにより、補正後の光-光変換素子における光変調度の特性は、図5(C)に示すように入力信号の増加に対して光変調度はほぼ直線状に増加する良好な特性となる。

【0020】このように、本実施例においては光-光変換素子の非線形特性の補正や入力信号の r 特性の補正を、入力信号に前処理を施すことなく基準信号C1の1ライン駆動期間における周波数を変化させるだけで行うことが可能となる。従って、前処理用の複雑な回路を省略することができ、劣電力化の推進及び入力信号の誤差の増大を防止することができる。尚、上記実施例にあっては、基準信号を一水平走査期間内においてその周波数を変化させてパルス幅のきざみを非線形なものとするようにしたが、これに限定されず、図6乃至図8に示すように基準信号は一水平走査期間内においてはその周波数を一定とし、各一水平走査期間毎にそれぞれその周波数を変化させるような構成としてもよい。図6及び図7において先の実施例と同一部分については同一符号を付して説明を省略する。

【0021】図示するように本実施例においては周波数変化部46の制御信号発生回路52は、周波数変調回路48をして、基準信号の周波数を一水平走査期間内においては一定として各一水平走査期間毎の周波数を変化可能に独立的に制御するように基準信号g1(図7

(G))を出力し得るように構成されている。具体的には、この制御信号発生回路52は、図8(A)に示すように光-光変換素子の走査方向に対する光変調度の特性が予めテーブル化して記憶されたROM等を有しており、この記憶内容をこの回路52に入力されるスキャンクロックV及びラインクロックbに同期して読み出して、この値に基づいて一水平走査期間毎にその値が独立的に制御されて変化する制御信号g1を出力するように構成されている。

【0022】従って、この制御信号g1に対応して周波数変調回路48は、図7(C)に示すように一水平走査期間内においてその周波数は一定であるが、各一水平走査期間毎の周波数は変化し得る基準信号C2を出力し、各一水平走査期間毎にパルス幅のきざみを変化させる。この場合、このパルス幅の変化は、図8(B)に示すように光素子アレイの走査方向に対する発光強度の特性が、図8(A)に示す光変調度の特性を補うように逆特性になるように制御される。従って、補正後の光-光変換素子の光変調度の特性は図8(C)に示すように走査方向に対してほぼ一定の直線状態となり良好な特性を示すことになる。この場合、基準信号C2は各一水平走査期間毎に変化するが、一偏向期間毎には同じ波形を出力する。

【0023】このように構成することにより、各一水平走査期間毎の光素子アレイの駆動時間の制御を、入力信

号の前処理で行う必要がなく、各一水平走査期間毎に基準信号の周波数を制御することにより行うことができ、光-光変換素子に書込む場合の偏向方向のシェーディングを良好に補正することができる。従って、データ数が多くなっても複雑な前処理回路を設ける必要がなく、装置の小型化及び消費電力化を達成できるのみならず、信号の演算による誤差の増加も防止することができる。尚、上記実施例において周波数変調回路と発振器の組み合わせを、発振周波数の異なる複数の発振器と切換回路とに置き換えて、制御信号に対応させて切換回路を駆動することにより各一水平走査期間毎に周波数を切換えるようにしてもよい。また、基準信号の周波数を一水平走査期間内において変化させる第1の実施例と、その周波数を一水平走査期間内においては一定として各水平走査期間毎の周波数を変化させる第2実施例とを組み合わせるようにしてもよいのは勿論である。

【0024】

【発明の効果】以上説明したように、本発明の光素子アレイの利用装置によれば次のような優れた作用効果を発揮することができる。パルス幅を決定する基準信号の周波数を変化させることにより、光利用手段の特性を補正するようにしたので、入力信号に対して前補正を加える複雑な前処理回路を用いる必要がなく、装置自体を小型化できるのみならず消費電力も大幅に削減することができる。

【図面の簡単な説明】

【図1】本発明に係る光素子アレイの利用装置の一実施例の要部を示す構成図である。

【図2】光利用手段の全体を示す構成図である。

【図3】光-光変換素子の構成を示す平面図である。

【図4】図1に示す装置の各部の波形を示す波形図である。

【図5】光-光変換素子及び光素子アレイの特性曲線を示す図である。

【図6】本発明の他の実施例の要部を示す構成図である。

【図7】図6に示す装置の各部の波形を示す波形図である。

【図8】光-光変換素子及び光素子アレイの特性曲線を示す図である。

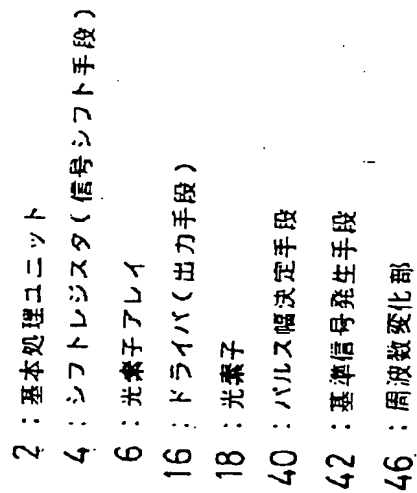
【図9】従来の光素子アレイの利用装置の要部を示す構成図である。

【図10】図9に示す装置の各部の波形を示す波形図である。

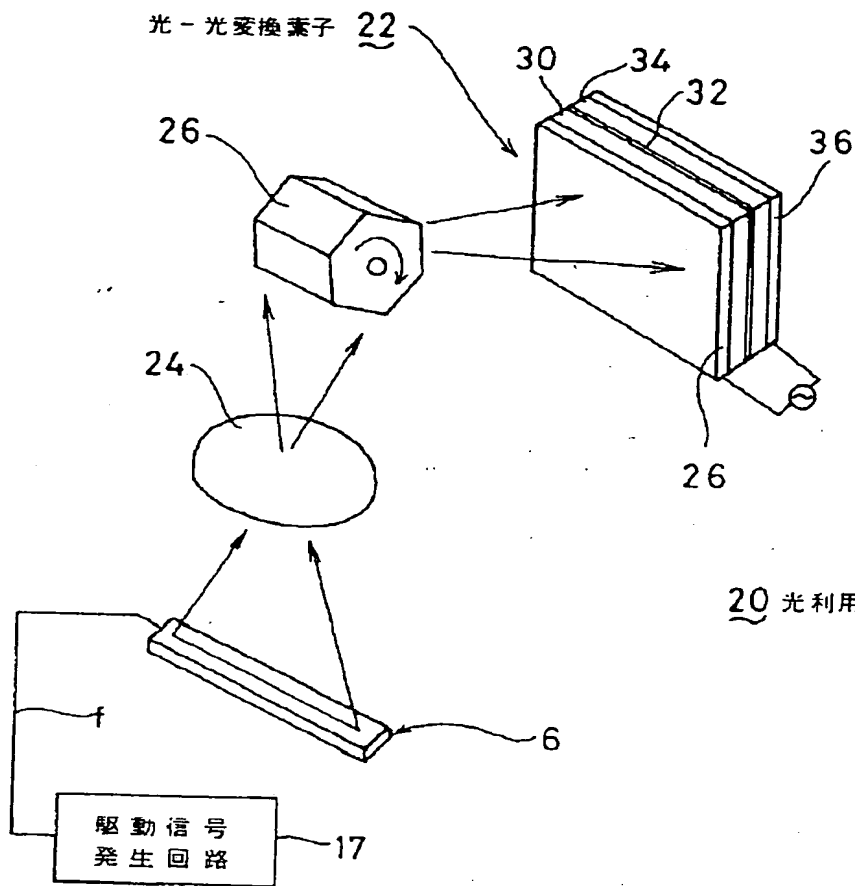
【符号の説明】

2…基本処理ユニット、4…シフトレジスタ(信号シフト手段)、6…光素子アレイ、16…ドライバ(出力手段)、17…駆動信号発生回路、18…光素子、20…光利用手段、22…光-光変換素子、40…パルス幅決定手段、42…基準信号発生手段、46…周波数変化

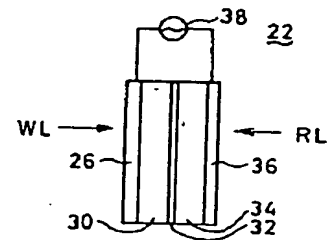
【図 1】



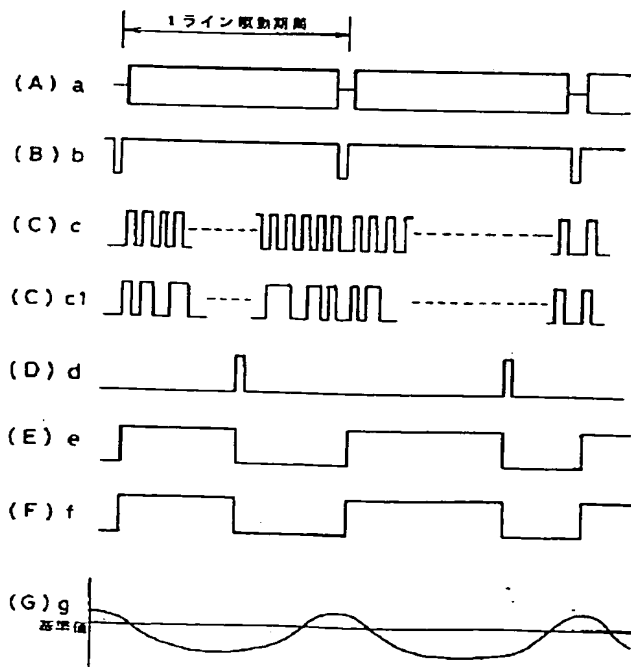
【図2】



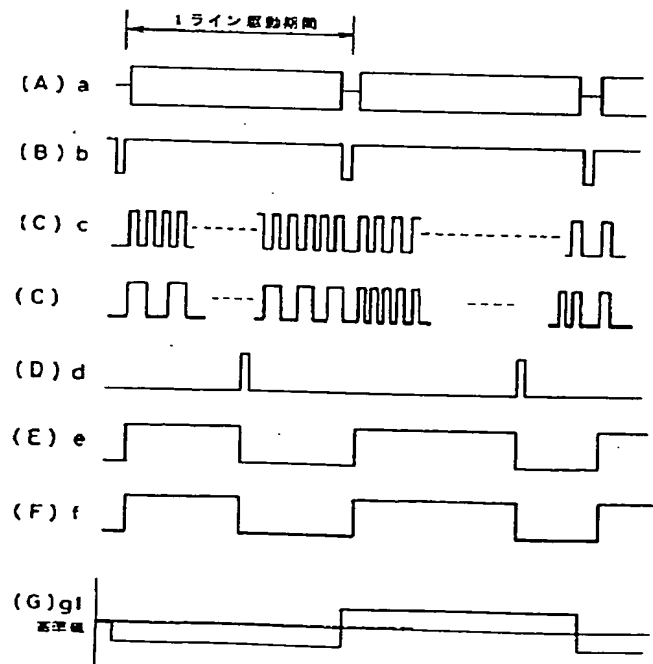
【図3】



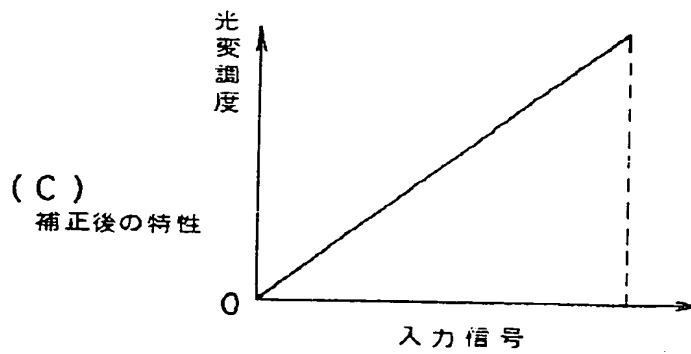
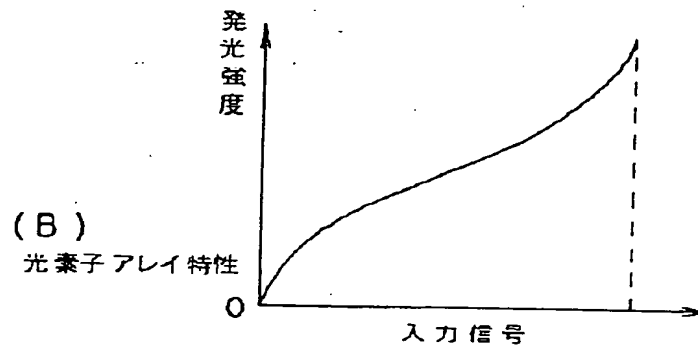
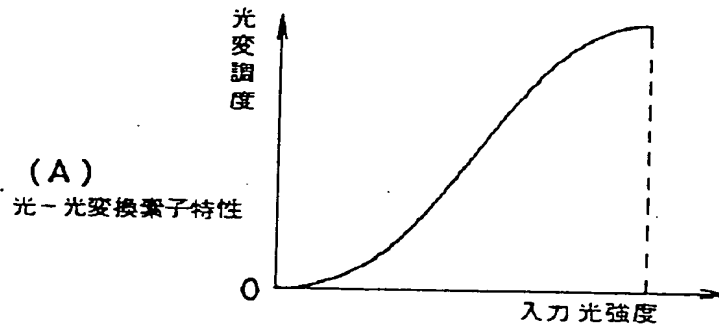
【図4】



【図7】

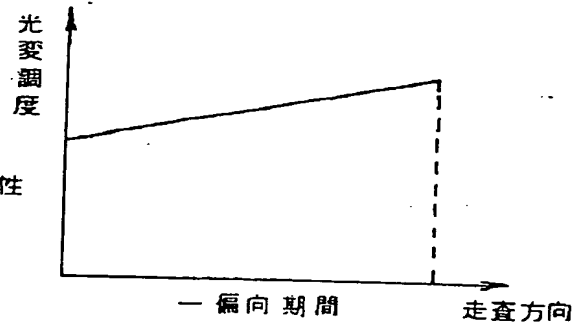


【図5】

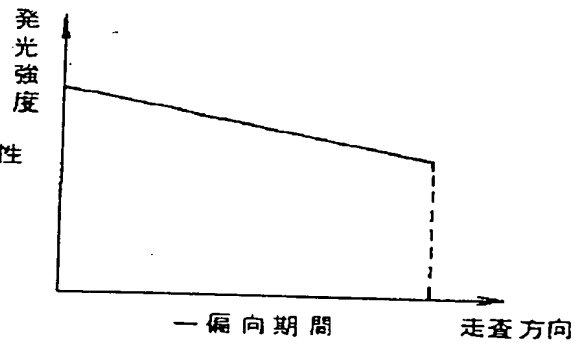


【図8】

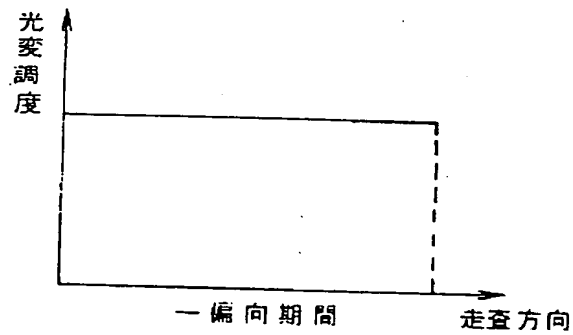
(A) 光-光変換素子特性



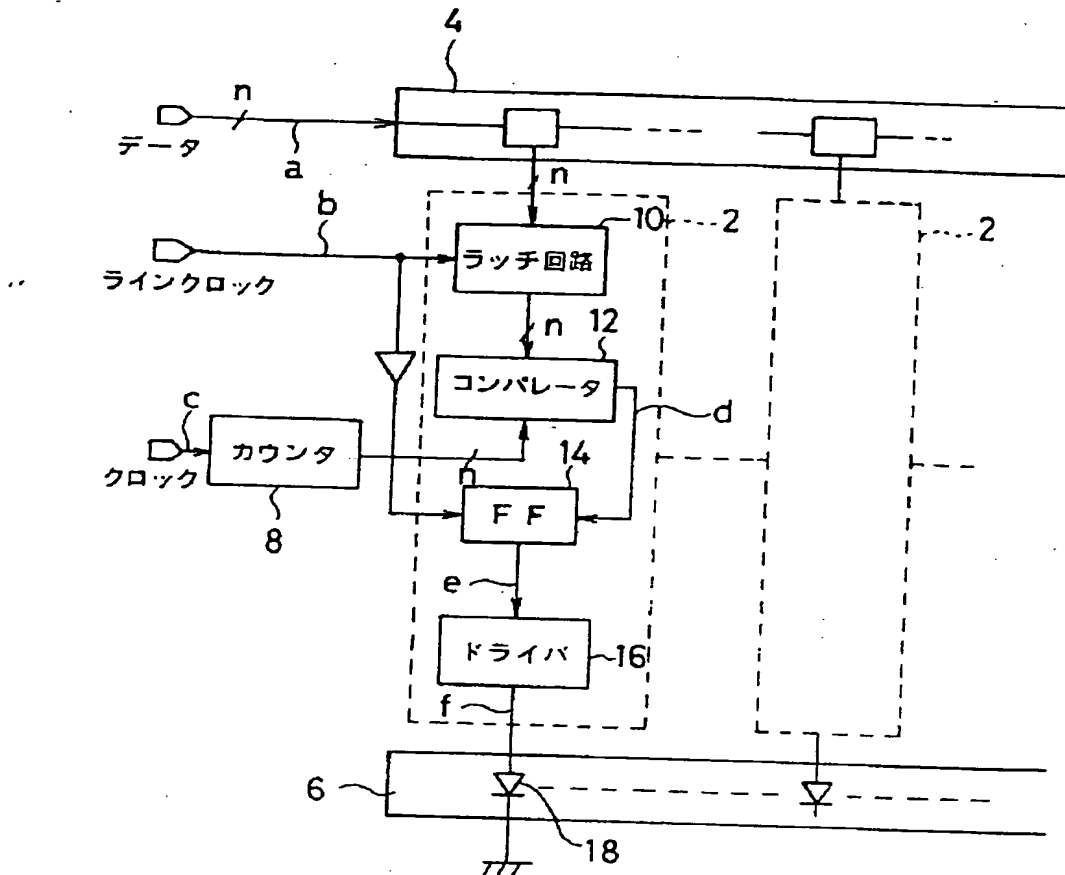
(B) 光素子アレイ特性



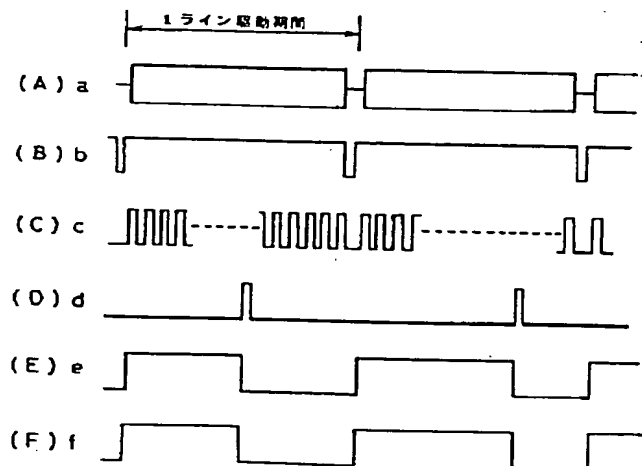
(C) 補正後の特性



【図9】



【図10】



フロントページの続き

(51) Int. Cl. ⁵

1/135

H01L 33/00

識別記号

庁内整理番号

F I

技術表示箇所

7348-2K

J 8934-4M

9110-2C

B41J 3/21

L